

Elementos funcionales de un ordenador digital. Arquitectura.

TEMA 02

INFORMATICA

Profesores de Educación Secundaria (PES)

ABACUSNT

OPOSICIONES 2023

ABACUSNT

Tema de muestra. Esta Página está en blanco a propósito.

ABACUSNT

Tema de muestra. Esta Página está en blanco a propósito.

- **Configuración:** Cómo lleva a cabo sus funciones, es decir, cual es la organización interna del ordenador, a nivel de transferencia de registros y de flujo de información.
- **Realización:** Cuáles son los elementos físicos concretos, su nivel de integración, su interconexión.

3. Arquitectura de un sistema microinformático.

En este tema vamos a abordar la **arquitectura** de un ordenador según los **niveles conceptuales de Blaauw**, es decir su **comportamiento funcional**.

3.1. Arquitectura de Von Neumann versus Arquitectura Harvard

3.1.1. Arquitectura de Von Neumann

El modelo básico de arquitectura empleada en los ordenadores digitales fue establecido en **1945** por **John Von Neumann**, físico húngaro afincado en Estados Unidos.

Su gran aportación con respecto a las arquitecturas preexistentes (arquitectura Harvard principalmente) fue eliminar la **lógica de programación basada en relés o conexiones cableadas**, unificando memoria de datos y memoria de programa en una **única memoria principal** y simplificando por consiguiente la doble gestión de control de datos y programa. De esta forma además se garantiza la **disponibilidad incremental de espacio** en memoria ya que este se puede dividir entre datos y programas a voluntad.

Los **elementos funcionales** de la arquitectura Von Neumann son, por tanto:

- **Unidad de Control**
- **Unidad Aritmético-lógica**
- **Memoria Principal**
- **Buses de ENTRADA / SALIDA**

La unidad de control y la unidad aritmético-lógica se agrupan en la denominada **unidad central de proceso**. Más adelante desarrollaremos estos elementos.

3.1.2. Arquitectura Harvard

El término proviene del diseño de la computadora **Mark I basada en relés** y desarrollada en la universidad de Harvard.

La característica diferenciada de esta arquitectura reside en que **la memoria de datos y de instrucciones está separada**, así como la lógica de control de las mismas.

En la arquitectura de Harvard original, no existe realmente una memoria de programa, sino que **la programación se realiza mediante el encendido y apagado de relés**, ya que la idea de considerar la programación en términos de memoria fue posterior.

Esta arquitectura permite leer en paralelo datos e instrucciones, porque cuenta con un **sistema doble y diferenciado** de flujo y control.

Actualmente las arquitecturas **ARM, x86 y AMD64** son de tipo “**Harvard modificado**” ya que permiten acceso simultáneo a **memoria de programa y a memoria de datos al estar separada pero sólo en caché**, mientras que en la memoria principal se encuentran juntas al clásico estilo de la arquitectura Von Neumann.

Este tipo de arquitectura **Harvard Modificada** aúna las ventajas de ambas:

- Mantienen una única **memoria principal de datos e instrucciones**, de forma que se simplifica la lógica de circuitos y la disponibilidad de espacio.
- Permiten la **protección de instrucciones a nivel de procesador** mediante la **separación a nivel de caché**.
- Al estar separados en la CPU, existe un **acceso paralelo y simultáneo a datos e instrucciones**, con el consiguiente incremento de rendimiento.

4. Elementos Funcionales de un Ordenador Digital

4.1. Bloques funcionales de la CPU

La unidad central de Proceso (CPU = Central Process Unit) unifica los elementos funcionales de Unidad de Control y Unidad Aritmético-Lógica.

4.1.1. Unidad de Control

Es el centro neurálgico del ordenador, donde se procesan los programas y su función consiste en realizar la **búsqueda, carga, secuenciación y ejecución** de las instrucciones.

Estas instrucciones están escritas en **Lenguaje Máquina** y están formadas por un **código de operación**, que indica a la UC qué operación debe realizarse, y por hasta **dos datos o direcciones de memoria** que indican la localización de esos datos.

Para realizar su trabajo, la UC utiliza los siguientes elementos:

Registros, entre los que cabe destacar:

- **Contador de programa**. Contiene en todo momento la dirección de memoria de la siguiente instrucción a ejecutar.

- **Registro de instrucción.** Almacena la instrucción en curso, que llevará consigo el código de operación y en su caso, los operandos o las direcciones de memoria de los mismos.
- **Registro de direcciones de memoria** Se utilizan para almacenar direcciones de memoria que contienen los datos de una instrucción o el lugar donde almacenar el resultado de la misma.
- **Registro de estado.** Contiene información sobre el resultado de la operación anterior de la unidad aritmético lógica y de posibles situaciones anómalas, como desbordamientos, interrupciones, etc.
- **Otros registros,** como los **registros genéricos** que pueden ser utilizados por los propios programas y otros **registros específicos** utilizados por el procesador (**puntero de pila, registro de base,** etc.) y que dependen de su arquitectura concreta.

Reloj. El reloj es un circuito oscilador que genera autónomamente una señal en forma de pulsos a intervalos constantes que marcan los instantes en que han de comenzar los distintos pasos de que consta cada instrucción.

Decodificador. Se encarga de extraer el código de operación de la instrucción en curso, analizarlo y emitir las señales necesarias al resto de elementos para su ejecución a través del secuenciador.

Secuenciador. Genera una serie de órdenes muy elementales que permiten ejecutar la instrucción en curso, de forma síncrona con el reloj del sistema.

Por último, cabe señalar que las Unidades de Control se pueden clasificar en **dos**

Categorías:

- **UC cableadas.** La lógica está implementada en el hardware, lo que las convierte en UC de **propósito específico** y no es modificable.
- **UC microprogramadas.** En ellas, la lógica se implementa como un programa almacenado como **firmware**, lo que permite su posterior reescritura.

4.1.2. Unidad Aritmético-Lógica

Es la unidad funcional encargada de realizar las operaciones aritméticas y lógicas **bajo la supervisión de la unidad de control.**

Las operaciones que puede efectuar esta unidad **solían ser muy elementales**, puesto que normalmente estaban formadas por un circuito sumador-restador, y basaban todas las operaciones aritméticas en sumas, descomponiendo las operaciones complejas en pasos elementales.

Actualmente la Unidad Aritmética ha cobrado gran importancia y el tipo de operaciones que realiza es muy complejo, siendo similar a una **calculadora científica de alta velocidad y gran precisión.**

Las operaciones que es capaz de realizar la ALU se clasifican en tres grupos:

ABACUSNT

Tema de muestra. Esta Página está en blanco a propósito.

Acumulador (AC): En muchos procesadores hay uno o varios registros acumuladores en el que implícitamente hay un operando y donde se acumula el resultado de las operaciones de la ALU.

Puntero de Pila (SP): Puede ser un registro de dirección que contiene el puntero a la posición de la pila escrita más recientemente (la cima de la pila).

Registros Temporales: Normalmente incluidos dentro del procesador para almacenar resultados intermedios de algunas operaciones. Estos registros no suelen ser accesibles por el usuario.

Registros de estado (flags): Es un registro en el que cada bit o campo de bits tienen información independiente, normalmente relacionadas con el resultado de las operaciones realizadas en la ALU. A cada uno de esos bits independientes se les llama bandera (flag) y se activan o desactivan en función de la ejecución de ciertas instrucciones. Estos flags son testeados o chequeados por otras instrucciones para realizar saltos condicionales.

Los flags más comunes son los siguientes:

- Zero: Se activa si el resultado de la operación es cero.
- Carry: Se activa cuando existe un acarreo en la salida.
- Signo: Se pone a 1 si el resultado es negativo.
- Overflow: se activa cuando se produce desbordamiento, esto es, cuando el resultado se sale del rango de valores representables.
- Paridad: Cuando el número de unos del resultado es par, se activa
- Habilitación de interrupciones: activado cuando se desean permitir.
- Traza: Activación de un modo de depuración de programa
- Supervisor: a 1, el procesador trabaja en modo supervisor, esto es un modo en el que se pueden ejecutar instrucciones privilegiadas y no hay limitaciones en el acceso a datos.

4.2. Memoria, Función y Propósito.

4.2.1. Jerarquía de Memoria.

La memoria es considerada un único componente funcional, compuesto de celdas que pueden almacenar **bits** de forma independiente, con dos operaciones básicas: **lectura y escritura**.

Sin embargo, las limitaciones en términos de **rendimiento, coste económico y velocidad** hacen necesaria una estructuración de la misma.

El autor **Pedro de Miguel de Anasagasti**, en su libro Fundamentos de los computadores, caracteriza la memoria según:

- El coste por bit
- Tiempo que se tarda en acceder a la información

- Capacidad de almacenamiento o tamaño

Los valores deseados para una memoria son una gran capacidad de almacenamiento, un tiempo de acceso pequeño, y un precio reducido. Sin embargo, esta combinación no existe: **una memoria rápida es una memoria cara**. Esta limitación es válida desde que surgieron las primeras memorias hasta la actualidad. Las memorias rápidas, sin ciclos de refresco, con latencias casi inexistentes, requieren del uso de componentes caros: biestables integrados de alta conductividad, cuyo proceso de fabricación es caro y cuyos materiales son caros. De este imperativo se deduce que, a **más capacidad de memoria, más coste económico**.

Afortunadamente **no toda la memoria necesita ser accedida en un momento dado**. Esto posibilita que las instrucciones y datos requeridos por el procesador **se puedan jerarquizar en distintas memorias** dependiendo de la inmediatez necesaria para su proceso.

La jerarquía de memoria se conforma entonces con **memorias muy rápidas, caras y de baja capacidad** para los datos en proceso hasta **memorias relativamente lentas, de alta capacidad y bajo coste por bit** para los datos que no van a ser procesados en un futuro próximo (no en los próximos segundos). Las distintas memorias de menor a mayor capacidad y de mayor a menor velocidad y coste se clasifican en:

- **Registros** (del procesador)
- **Memoria caché** (estructurada en niveles: L1, L2, L3, etc.)
- **Memoria Principal** (RAM Dinámica)
- **Memoria secundaria** (Discos duros y de estado sólido)
- **Memoria masiva auxiliar** (Soportes de respaldo)

Los datos deben ser transferidos de una memoria a otra según la disponibilidad necesaria.

4.2.2. Funciones por niveles

Como vemos en la jerarquía de memoria, la **memoria interna** está compuesta por 3 niveles. Cada uno de los cuales tienen las siguientes funciones específicas:

- **Nivel 0** - Registros: Almacena datos sobre los que la unidad de control está trabajando directamente.
- **Nivel 1** - Caché: Memoria formada por circuitos integrados SRAM. A su vez se encuentra dividida en varios niveles. Se utiliza para minimizar los accesos a la memoria principal.
- **Nivel 2** - Memoria principal. Memoria formada por DRAM, cuya función es almacenar las instrucciones y datos que se están utilizando en la ejecución de un proceso.

4.3. Comunicación con el exterior. Arquitectura del Sistema de ENTRADA / SALIDA

El conjunto de componentes de un ordenador se comunica entre sí mediante ciertos caminos, que constituyen la estructura de interconexión, o buses de ENTRADA / SALIDA

En la arquitectura Von Neumann se distinguen los buses de **datos, dirección y control**:

4.3.1. Bus de datos:

El bus de datos permite el intercambio de datos entre la CPU y el resto de unidades.

4.3.2. Bus de direcciones:

La memoria RAM es direccionable, de forma que cada celda de memoria tiene su propia dirección. Las direcciones son un número que selecciona una celda de memoria dentro de la memoria principal o en el espacio de direcciones de la unidad de entrada/salida.

El bus de direcciones es un canal del microprocesador totalmente independiente del bus de datos donde se establece la dirección de memoria del dato en tránsito.

El bus de dirección consiste en el conjunto de líneas eléctricas necesarias para establecer una dirección. La capacidad de la memoria que se puede direccionar depende de la cantidad de bits que conforman el bus de direcciones, siendo 2^n el tamaño máximo en bits del banco de memoria que se podrá direccionar con n líneas. Por ejemplo, para direccionar una memoria de 256 bits, son necesarias al menos 8 líneas, pues $2^8 = 256$. Adicionalmente pueden ser necesarias líneas de control para señalar cuándo la dirección está disponible en el bus. Esto depende del diseño del propio bus.

4.3.3. Bus de control:

El bus de control gobierna el uso y acceso a las líneas de datos y de direcciones. Como estas líneas están compartidas por todos los componentes, tiene que proveerse de determinados mecanismos que controlen su utilización. Las señales de control transmiten tanto órdenes como información de sincronización, evitando que haya colisión de información en el sistema.

4.3.4. Buses multiplexados:

Algunos diseños utilizan líneas eléctricas multiplexadas para el bus de direcciones y el bus de datos. Esto significa que un mismo conjunto de líneas eléctricas se comportan unas veces como bus de direcciones y otras veces como bus de datos, pero nunca al mismo tiempo. Una línea de control permite discernir cuál de las dos funciones está activa.

ABACUSNT

Tema de muestra. Esta Página está en blanco a propósito.

Tercera generación (1965-1971). Ordenadores basados en circuitos integrados. Esto supuso la minimización de los ordenadores, así como el aumento notable de la velocidad. En esta época evolucionó el software de forma considerable, sobre todo en los sistemas operativos, en los que se incluyó la multiprogramación y el tiempo real.

También evolucionaron apreciablemente las unidades de almacenamiento, y aparecieron los discos magnéticos. Comenzaron a utilizarse memorias de semiconductores. Ejemplo de ordenador es el IBM 370.

Cuarta generación (1971-1982). La componen ordenadores que presentan una CPU en un solo circuito integrado. Son los llamados microprocesadores; el primero de ellos, el Intel 4004 fue desarrollado en 1971. Poco después Motorola presenta el 6800, Zilog el Z-80, aparecen los primeros microordenadores como el Altair 8800 o los ordenadores Apple.

Quinta generación (1982-actualidad). Surge a partir de los avances tecnológicos que se encontraron. En 1981 IBM lanza el IBM-PC que supone toda una revolución por su precio y su arquitectura basada en proveedores ajenos como el microprocesador Intel 8088 y el sistema operativo MS-DOS.

A partir de esta época la evolución de la tecnología de integración (UVLSI), el crecimiento de las redes e Internet y la facilidad de adquisición hacen que los ordenadores ocupen un lugar irremplazable tanto en la empresa como en el ámbito personal.

6. Conclusión

La arquitectura de los ordenadores actuales está basada en principios de los años cincuenta del pasado siglo XX; no por eso es algo inamovible. Actualmente la arquitectura CISC dominante en el sector durante muchos años bajo marcas como Intel, AMD, IBM, Cyrix y otros, ha tendido a una convergencia con un modelo híbrido con RISC, siempre bajo la arquitectura Von Neuman.

Actualmente, sin embargo, cobra terreno la arquitectura RISC basada en Harvard, liderada por el fabricante de núcleos ARM, y no sólo en el ámbito de los smartphones y dispositivos Android y IOS; Apple ya ha anunciado (año 2020) que comenzará a fabricar ordenadores portátiles con procesadores de su propia marca basados en ARM en lugar de utilizar chips Intel.

A pesar de todo, vemos que los principios de la arquitectura del ordenador no varían mucho de las originales, siendo estas y el modo de funcionamiento algo que no ha cambiado apenas y quizás tengamos que esperar al desarrollo de ordenadores cuánticos a gran escala para ver ese cambio.

6.1. Relación del tema con el sistema educativo actual

Este tema es aplicado en el aula en los módulos profesionales siguientes, con las atribuciones docentes indicadas (PES/SAI):

Formación profesional básica

ABACUSNT

Tema de muestra. Esta Página está en blanco a propósito.

ABACUSNT

Tema de muestra. Esta Página está en blanco a propósito.